

**F5**

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-112118

(43)Date of publication of application : 23.04.1999

(51)Int.Cl.

H05K 1/03

H05K 1/14

H05K 3/46

(21)Application number : 09-266866

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 30.09.1997

(72)Inventor : SUZUKI TAKESHI  
HATANAKA HIDEO  
SAKAMOTO KAZUNORI  
TAKENAKA TOSHIAKI  
SHIMAZAKI YUKIHIRO  
HASEGAWA MASAO

(54) CIRCUIT BOARD CONNECTING MEMBER, CIRCUIT BOARD AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a circuit board connecting member, wherein dust is hard to be attached to a released film.

SOLUTION: A member 100 comprises a prepreg 102 having released films 101 on both surfaces. On the main surfaces of the released films 101 separated from the prepreg, antistatic layers 103 are provided. Thus, the generation of static electricity is suppressed, and the circuit board connecting member having the excellent dust-attachment preventing property can be obtained. By using this connecting member, a through hole is formed at a desired position of the surface. Thereafter, the released films are separated, and the prepreg is obtained. When the circuit board is connected by this prepreg, the multilayered substrate can be manufactured by the excellent productivity.



## LEGAL STATUS

[Date of request for examination] 18.01.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3053790

[Date of registration] 07.04.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-112118

(43) 公開日 平成11年(1999) 4月23日

(51) Int.Cl.<sup>6</sup>H 0 5 K 1/03  
1/14  
3/46

識別記号

6 3 0

F I

H 0 5 K 1/03  
1/14  
3/466 3 0 A  
H  
G

審査請求 有 請求項の数10 O L (全 14 頁)

(21) 出願番号 特願平9-266866

(22) 出願日 平成9年(1997) 9月30日

(71) 出願人 000005821

松下電器産業株式会社  
大阪府門真市大字門真1006番地

(72) 発明者 鈴木 武

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 畠中 秀夫

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 坂本 和徳

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 弁理士 青山 葆 (外2名)

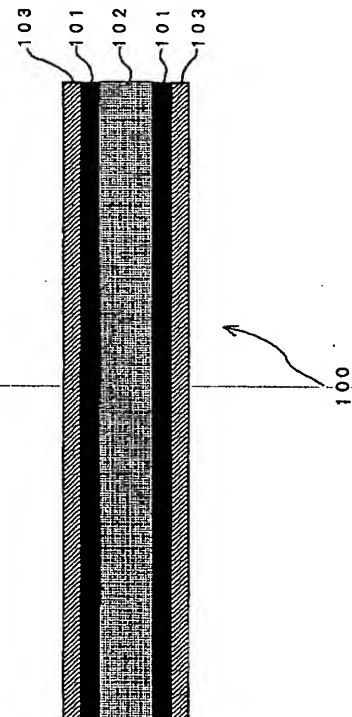
最終頁に続く

(54) 【発明の名称】 回路基板接続用部材、回路基板の製造方法および回路基板

(57) 【要約】

【課題】 離型性フィルムにゴミが付着しにくい回路基板接続用部材を提供する。

【解決手段】 離型性フィルム(101)を両面に備えたプリプレグ(102)から成る回路基板接続用部材(100)において、離型性フィルムのプリプレグから離れた主表面は、帯電防止層(103)を有することにより、静電気の発生が抑制され、ゴミ付着防止性に優れた回路基板接続用部材を提供することができる。この接続用部材を用いて、その表面の所望の位置に貫通孔をあけて貫通孔に導電性樹脂組成物を充填し、その後、離型性フィルムを剥離してプリプレグを得、このプリプレグにより回路基板を接続すると、優れた生産性で多層回路基板を製造できる。



【特許請求の範囲】

【請求項 1】 離型性フィルムを両面に備えたプリプレグから成る回路基板接続用部材であって、少なくとも一方の離型性フィルムのプリプレグから離れた主表面は、帯電防止層を有することを特徴とする接続用部材。

【請求項 2】 帯電防止層は、導電性粉末および熱硬化性樹脂を主成分とする組成物よりなることを特徴とする請求項 1 の接続用部材。

【請求項 3】 帯電防止層は、研磨剤を更に含んで成ることを特徴とする請求項 2 の接続用部材。

【請求項 4】 プリプレグは、耐熱性有機繊維もしくは無機繊維の織布または不織布に未硬化状態の熱硬化性樹脂を含浸させた複合材であることを特徴とする請求項 1 ～ 3 のいずれかの接続用部材。

【請求項 5】 導電性粉末が、カーボンブラックであることを特徴とする請求項 2 ～ 4 のいずれかの接続用部材。

【請求項 6】 導電性粉末が、金、銀、ニッケル、銅、パラジウムおよびこれらの合金、ならびに酸化錫、酸化インジウム、酸化亜鉛から選ばれる 1 種以上の金属または金属酸化物であることを特徴とする請求項 2 ～ 4 のいずれかの接続用部材。

【請求項 7】 帯電防止層を形成する組成物の熱硬化性樹脂が、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、繊維素系樹脂、ポリウレタン系樹脂、塩化ビニル系共重合樹脂及びアクリル樹脂から選ばれる 1 種以上の樹脂とその硬化剤を組み合わせたものであることを特徴とする請求項 2 ～ 6 の接続用部材。

【請求項 8】 請求項 1 ～ 7 のいずれかに記載の回路基板接続用部材の所定の位置に貫通孔を形成し、貫通孔に導電性樹脂組成物を充填し、その後、離型性フィルムを剥離してプリプレグを得、このプリプレグの両面に金属箔を重ねた後、加熱加圧して一体に圧着し、金属箔を加工して回路パターンを形成することを特徴とする両面回路基板の製造方法。

【請求項 9】 請求項 1 ～ 7 のいずれかに記載の回路基板接続用部材の所定の位置に貫通孔を形成し、貫通孔に導電性樹脂組成物を充填し、その後、離型性フィルムを剥離してプリプレグを得、このプリプレグを少なくとも 2 層の回路パターンを有する回路基板と少なくとも 1 層の回路パターンを有する回路基板との間に挟持し、加熱加圧して一体に圧着することを特徴とする多層回路基板の製造方法。

【請求項 10】 請求項 1 ～ 7 のいずれかに記載の回路基板接続用部材の所定の位置に貫通孔を形成し、貫通孔に導電性樹脂組成物を充填し、その後、離型性フィルムを剥離してプリプレグを得、このプリプレグの間で少なくとも 2 層の回路パターンを有する回路基板を挟持すると共に、プリプレグの最外表面に金属箔を重ねた後、加熱加圧して一体に圧着し、金属箔を加工して回路パター

ンを形成することを特徴とする多層回路基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電子機器に使用する回路基板どうしを電気的かつ機械的に接続する回路基板接続用部材、それを用いた簡便で生産性に優れた回路基板の製造方法およびその方法により得られる回路基板に関する。

【0002】

【従来の技術】 近年、電子機器の高性能化、小型化に伴い、回路基板には多層化および高密度化が求められている。IC 間や部品間を最短距離で結合できる基板の層間の接続方式としてインナーバイアホール接続によって高密度化が図れることが知られている。インナーバイアホール接続の多層基板は、導電性樹脂組成物（例えば、ペースト状のもの、即ち、導電性ペースト）をバイアに充填したプリプレグ等の回路基板接続材をパターン形成のための銅箔、或いは、あらかじめパターン形成されたコア材により挟持し、熱プレス等の方法で加熱／加圧することにより製造される。

【0003】 導電性ペーストは、エポキシ樹脂等の合成樹脂バインダーに、銅粉等の導電性フィラーを分散させたものが用いられ、離型性フィルムを両面に備えたプリプレグの所望の位置に形成した貫通孔に印刷等の方法で充填される。離型性フィルムは、本発明の回路基板接続用部材の孔加工、導電性ペーストの充填およびその後の搬送時の汚染防止の役割を担い、かつ、回路基板の接続時には剥離して使用することから、剥離工程までは十分な接着強度が必要であり、回路基板接続用部材の使用時には剥離し易いことが望ましい。プリプレグの孔加工には、ドリル方式や、レーザー加工方式が用いられるが、いずれの加工法においても孔加工時に発熱作用を伴うことから、前記離型性フィルムは、ある程度の耐熱性も求められる。

【0004】 これらの要求性能を満たす離型性フィルムとして、通常は、プリプレグと接する面に例えばシリコン系の離型剤が塗布されたポリエチレンテレフタート（PET）、ポリエチレンナフタレート（PEN）、ポリプロピレン（PP）等の合成樹脂フィルムが用いられる。導電性ペーストの充填後、離型性フィルム上に存在する導電性ペーストは、スキージにて掻き取られ、次の回路基板接続用部材の充填に用いられる。このように、印刷工程に使用される導電性ペーストは、全量使い切るか、あるいは粘度上昇等の原因で使用不能になるまで、前記離型性フィルム上で充填・掻き取りが繰り返される。この時、離型性フィルム上にゴミ等の異物が存在すると、充填・掻き取り工程の中で、異物が組成物中に混入して濃縮され、その充填性や導電性が劣化することから、離型性フィルムは、常に清浄な状態に保つことが必

要とされる。

【0005】ところが、離型性フィルムとして通常用いられるPET、PP等のフィルムは、静電気が生じ易く、その表面に微小なゴミ、異物を吸着させる原因となっていた。このような離型性フィルムを用いて充填された導電性樹脂組成物は、混入異物のためにパイアの導通が妨げられて十分な電気特性が得られないという問題があった。

【0006】

【発明が解決しようとする課題】このように離型性フィルム上の異物は、パイアの導通不良の原因となり絶対に避けなければならない問題である。ゴミを混入させない対策としては、各工程をクリーンルーム内で行う、或いは、各工程で発生するゴミを局所排気設備で吸引除去する等の方法が考えられるが、これらの方法を行っても静電気によるゴミの吸着を100%防止することは極めて困難であり、製品歩留を下げ原因となっていた。

【0007】このような理由から、離型性フィルム上にゴミを付着させない、或いは、ゴミの付着を少なくするような施策が望まれていた。そこで、本発明の課題は、上述のような問題点を解決した回路基板接続用部材、即ち、静電気によるゴミの付着を防止または抑制する機能を持った回路基板接続用部材、これを用いた両面および多層回路基板の製造方法、ならびにその方法により得られる回路基板を提供することである。

【0008】

【発明を解決する手段】本発明は上記課題を達成するために、離型性フィルムを両面に備えたプリプレグから成る回路基板接続用部材を提供し、前記離型性フィルムの少なくとも一方のプリプレグに接触していない主表面に帯電防止層（導電性層であってもよい）を形成したものであり、この帯電防止層により静電気の発生、蓄積が抑制または防止され、その結果、ゴミ付着防止（または抑制）性に優れた回路基板（回路パターンも含む）接続材用部材を得ることができる。特に、離型性フィルムをプリプレグに付着、あるいはプリプレグから剥離する際の静電気発生が問題となることが多いので、それが抑制または防止される。従って、本発明の接続用部材において、帯電防止層は、プリプレグの両側の離型性フィルムに存在しても、あるいは片側の離型性フィルムに存在してもよい。例えば、コストの問題により片側に存在しても、あるいは片側だけでも従来技術と比較して十分な効果が得られるとの理由により、帯電防止層が片側のみに存在してもよい。

【0009】本発明における、帯電防止層は、ゴミの付着が防止（または抑制）できる程度に導電性であり、従って、帯電防止性であり、具体的には、例えば約 $10^{12} \Omega/\square$ 以下、好ましくは $10^{11} \Omega/\square$ 以下程度の表面抵抗を有する層、例えば塗膜、フィルム等の形態の層である。従って、帯電防止層は、必ずしも一般的に言われる

導電性である必要はない。

【0010】また、本発明は、上述の回路基板接続用部材の所定の位置に貫通孔を形成し、貫通孔に導電性組成物、好ましくは導電性樹脂組成物を充填し、より好ましくは離型性フィルムの帯電防止層の表面まで充填し、その後、離型性フィルムを剥離して得られるプリプレグを中間体として回路パターンおよび／または基板を少なくとも2つ相互接続することにより形成される両面回路基板または多層回路基板の製造方法を提供し、この方法により、生産性に優れた（高歩留の）両面回路基板または多層回路基板等の回路基板を製造することができる。

【0011】

【発明の実施の形態】本発明の回路基板接続用部材において、プリプレグは、離型性フィルムを剥離した後に、その両側に配置した回路基板を接続するように機能する。プリプレグは、回路基板接続用部材の形態において、その両側の主表面に離型性フィルムを有して成り、この離型性フィルムの少なくとも一方のプリプレグに接触していない主表面に帯電防止層が形成されている。この帯電防止層により、離型性フィルムをプリプレグに付着、あるいはプリプレグから剥離する際の静電気発生が抑制または防止され、その結果、ゴミ付着防止（または抑制）性に優れた回路基板接続材用部材を得ることができる。

【0012】本発明の回路基板接続用部材に使用するプリプレグとしては、一般的に回路基板を接続するために使用されているプリプレグを使用することができる。具体的には、芳香族ポリアミド等（アラミド）繊維、ポリイミド繊維または芳香族ポリエステル繊維等の高耐熱性有機合成繊維、あるいはガラス繊維等の高耐熱性無機繊維の織布あるいは不織布に、未硬化状態の熱硬化性樹脂、例えばエポキシ樹脂、フェノール樹脂、ポリブタジエン樹脂、ポリエステル樹脂、ポリイミド樹脂等を1種または複数種組み合わせた樹脂を含浸させたものを乾燥、熱処理することにより前記樹脂を半硬化状態にさせたものをプリプレグとして用いることができる。また、ポリイミドシートなどの合成樹脂シート、あるいはセラミック基板、紙フェノールシートのように、単独では回路基板の層間の接着に用いることができない場合は、シートの表面に熱可塑性樹脂或いは熱硬化性樹脂を塗布することにより、本発明の回路基板接続用部材に用いるプリプレグとすることができる。プリプレグの厚さは、通常、 $20 \sim 600 \mu\text{m}$ 、好ましくは $40 \sim 150 \mu\text{m}$ であってよい。

【0013】本発明の回路基板接続用部材において、帯電防止層を上形成すべき離型性フィルムとしては、例えば、合成樹脂フィルムにフッ素系またはシリコン系などの離型剤を塗布したもの、あるいは合成樹脂フィルムにフッ素樹脂加工などの表面処理を施して離型性を具備させたもの、あるいはポリエチレン（PE）等の離型

性を有する合成樹脂フィルムなどを用いることができる。使用できる合成樹脂フィルムとしては、ポリエチレンテレフタレート等のポリエステル、ポリエチレンおよびポリプロピレンなどのポリオレフィン、セルローストリアセテートおよびセルロースジアセテート等のセルロース誘導体、ポリカーボネート、ポリ塩化ビニル、ポリイミド、芳香族ポリアミドなどの合成樹脂フィルムを例示できる。離型性フィルムの厚さは、通常、4～100  $\mu\text{m}$ 、好ましくは10～40  $\mu\text{m}$ であってよい。

【0014】離型性フィルムに形成する帯電防止層としては、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、ポリウレタン樹脂、繊維素系樹脂、塩化ビニル系共重合樹脂及びアクリル樹脂から選ばれる、バインダーとしての少なくとも1つの合成樹脂、好ましくは熱硬化性樹脂、ならびに金、銀、ニッケル、銅、パラジウム及びこれらの合金、酸化錫、酸化インジウム、酸化亜鉛のような金属酸化物、ならびにカーボンブラックから選ばれる少なくとも1つの導電性物質を配合した帯電防止層用組成物、好ましくは上述の特定の抵抗値を有する層を形成できるものにより形成されるものであってよい。帯電防止層の厚さは、通常、0.01～20  $\mu\text{m}$ 、好ましくは0.1～2.0  $\mu\text{m}$ であってよい。

【0015】具体的には、例えば、そのような組成物を必要に応じて適当な溶媒（例えばトルエン、メチルエチルケトン）に溶解または分散させて溶液または分散液を調製し、これを離型性フィルムに適用、例えば塗布し、溶媒を蒸発させることにより、帯電防止層（塗膜）を形成することができる。従って、このように帯電防止層を形成する場合では、帯電防止層用組成物は、塗料の形態で適用する。別法では、組成物を離型性フィルムにそのまま配置して加熱により溶着することもできる。また、金属薄膜を帯電防止層用組成物の塗膜の代わりに使用できる。この薄膜は、通常の薄膜形成方法、例えば蒸着またはスパッタリングにより形成できる。

【0016】帯電防止層を形成するための組成物（またはそれを含む塗料）を調製する場合、混合分散には、例えば、ボールミル、ロールミル、ニーダ、アトライタ、ダブルプラネタリミキサ、高速ミキサ、高速ストーンミル、アジテータミル、サンドミル、ピンミル、ペブルミル、高速攪拌機、超音波分散機などを単独もしくは複数組み合わせ使用することができる。

【0017】従って、本発明の回路基板接続用部材において、離型性フィルム上に帯電防止層が形成されており、そのような層が例えば塗膜であってよいが、本発明の別の態様では、上述のような帯電防止層を有する離型性フィルムの代わりに、帯電防止性を有するフィルム（例えば導電性高分子フィルムまたは金属箔）に離型剤を塗布したものを使用することができ、この場合、帯電防止性フィルムが外側になるようにプリプレグに（即ち、離型剤とプリプレグが接触するように）配置する。

即ち、この態様の回路基板接続用部材では、プリプレグと帯電防止性フィルムとの間に離型剤が離型性フィルムとして存在することになる。よって、本発明の最も広い範囲において、離型性フィルムは離型剤により形成されるもの（例えば塗膜層）を含み、また、その上の帯電防止層は、金属箔のような導電性フィルムであってよい。

【0018】帯電防止層の耐擦り傷性を向上させる必要がある場合には、帯電防止層を形成する組成物に研磨剤を加えてよい。耐擦り傷性が向上した帯電防止層が存在する場合、回路基板接続用部材に貫通孔をパイアホールとして形成して、その孔に導電性樹脂組成物、例えば導電性ペーストを充填した後に、帯電防止層の上に残る余分の組成物を除去するためにスキージングする際に、帯電防止層が破損してゴミが新たに発生するのが抑制される。そのような研磨剤としては、例えばアルミナ、二酸化クロム、酸化チタンなどの高硬度金属粉末（例えば、粒径が0.01～1.0  $\mu\text{m}$ 程度のもの）を用いることができる。

【0019】回路基板接続材用部材の製造は、最初に、離型性フィルムの片側に適当な方法で帯電防止層を形成して帯電防止性離型性フィルムを得、プリプレグの両側にこの帯電防止性離型性フィルムを、離型性フィルムの帯電防止性を担う部分（例えば帯電防止層）が外側になるように重ねて、加熱しながら加圧して圧着する。例えば、熱プレス、加圧ローラーなどで加圧して熱圧着できる。別法では、最初にプリプレグに離型性フィルムを例えば圧着し、その後、離型性フィルムに帯電防止層を形成してよい。

【0020】本発明の回路基板の製造方法の1つの態様では、両面回路基板を製造する。この場合、上述のような回路基板接続用部材に少なくとも1つの貫通孔（パイアホールとして）を所定のように形成し、この貫通孔に導電性樹脂組成物を充填し、好ましくは離型性フィルム表面まで（離型性フィルムは帯電防止層を有するので、実際には帯電防止層の表面まで）充填し、その後、接続用部材から帯電防止層と一体の離型性フィルムを剥離してプリプレグを得、このプリプレグの両面に配線または導体として用いる金属箔を重ねた後、加熱加圧してプリプレグおよびその両側の金属箔を一体に圧着し、金属箔を加工して回路パターンを形成することにより両面回路基板が得られる。

【0021】尚、貫通孔に充填する導電性樹脂組成物は、一般的にパイアホールに充填される組成物であってよく、例えば、平均粒径が0.5～2.0  $\mu\text{m}$ の金、銀、ニッケル、銅、パラジウム及びこれらの合金から選ばれる少なくとも1つの金属粉末80～95重量%、ならびにバインダー（主剤としてエポキシ樹脂、フェノール樹脂、ポリイミド樹脂及びアクリル樹脂から選ばれる少なくとも1つの合成樹脂）5～20重量%を含むものを用いることができる。導電性樹脂組成物としては、そのよ

うな特定の導電性樹脂組成物に限らず、貫通孔に充填可能なものであれば、所定の電気特性を具備したいかなる導電性組成物をも用いることができる。また、導電性組成物に限らず、例えば抵抗体組成物あるいは熱伝導性組成物などにも必要に応じて用いることができる。導電性組成物の混合分散は、上述の帯電防止層用組成物の場合と同様に行うことができる。

【0022】また、配線または導体として用いる金属箔は、通常銅を箔状にした状態のものを使用してよい。金属箔の厚さは、 $9 \sim 70 \mu\text{m}$ 程度のものが汎用的であり、電解銅箔が一般的であるが、これに特に限定されるものではない。更に、金属箔の回路パターン形成は、フォトリソグラフィ法などの公知の方法で形成してよい。

【0023】本発明の回路基板の製造方法のもう1つの態様では、多層回路基板を製造する。この場合、上述のような本発明の回路基板接続用部材に少なくとも1つの貫通孔を所定のように形成し、貫通孔に導電性組成物を充填し、好ましくは帯電防止層の表面まで充填し、その後、接続用部材から離型性フィルムを剥離してプリプレグを得、このプリプレグを少なくとも2層の回路パターンを有する回路基板と少なくとも1層の回路パターンを有する回路基板との間で挟持し、加熱加圧してプリプレグおよびその両側の回路基板を一体に圧着することにより多層回路基板が得られる。

【0024】この方法にて用いる少なくとも1層または少なくとも2層の回路パターンを有する回路基板は、通常の公知の方法で形成されるものであってよく、例えばガラスエポキシ回路基板、アラミドエポキシ回路基板、紙フェノール回路基板等の樹脂系回路基板、セラミック回路基板、あるいはポリイミドフィルム等合成樹脂フィルムを用いたフィルム系回路基板等の一般的な単層、両面または多層回路基板を用いることができる。回路基板が1層の回路パターンを有する場合には、回路パターンは上述のような両面回路基板に用いる金属箔を加工した回路パターンであってよい。

【0025】更に、本発明は、上述の製造方法により得られる両面回路基板および多層回路基板をも提供する。以下、本発明の回路基板接続用部材およびその回路基板接続用部材を用いた両面および多層回路基板の製造をより具体的に説明する。

【0026】

【作用】上述のような本発明の回路基板接続用部材は、離型性フィルムが帯電防止層を有するので、フィルムでの静電気の発生が抑制され、好ましくは実質的に無く、優れたゴミの付着防止性を実現できる。更に、帯電防止層に研磨剤を必要に応じて配合することにより、帯電防止層が優れた耐擦り傷性を有するので、新たなゴミの発生が防止されるので、帯電防止層によるゴミの付着防止性が一層効果的となる。また、このような回路基板接続

用部材を用いて回路基板を接続すると、接続用部材に付着しているゴミが減少するので、そのようなゴミがもたらす回路基板の接続不良の問題が解消する。

【0027】

【発明の実施の形態】

（第1の実施の形態）図1は、本発明の第1の実施の形態である回路基板接続用部材を示す模式的断面図である。接続用部材100は、プリプレグ102の両側に配置された離型性フィルム101を有し、離型性フィルムはその外側表面に形成された帯電防止（または導電性）層103を有する。帯電防止層103は、一方の離型性フィルム101に配置されているだけであってもよいが、図示するように、帯電防止層103が両方の離型性フィルムに配置されているのが好ましい。

【0028】本発明の回路基板接続用部材100において、導電性または帯電防止層103が配置された離型性フィルム101（以下、この帯電防止層103および離型性フィルム101を併せて「帯電防止性離型フィルム」とも呼ぶ）の代わりに、導電性高分子フィルム、金属箔など導電性（または帯電防止性）を有するフィルム状のものに離型剤を塗布したもの（従って、この場合、離型剤が離型性フィルム101に相当する）なども用いることができる。

【0029】（第2の実施の形態）図2は、本発明の回路基板接続用部材を用いて形成される両面回路基板の製造過程を示す模式的断面図である。最初に、上述の第1の形態の本発明の回路基板接続用部材100の所定箇所（例えば炭酸ガスレーザー、エキシマレーザー等のレーザー孔明け法、ドリルによる孔明け法）によりバイアホールとしての貫通孔203を形成し、そこに導電性組成物を（印刷、ダイ塗工等の方法などにより）充填したものを準備する（図2（a）の中央部参照）。尚、図2（a）中、帯電防止塗膜103および離型性フィルム101を一体で（即ち、帯電防止性離型フィルムとして）破線で示している。

【0030】次に、接続用部材100の両側から帯電防止性離型フィルム（101+103）を剥離除去してプリプレグ202を露出させ、露出したプリプレグの両側に配線パターン用としての金属箔204を配置する（図2（a）参照）。この時まで、帯電防止性離型フィルムは、静電気の発生を防止し、ゴミの吸着を防いでいる。

【0031】その後、これらを加熱加圧してプリプレグ202及びバイアホール内の導電性ペースト203を硬化させるとともに、金属箔204との接着を行う（図2（b）参照）。最後に、金属箔204を適当な方法で所定の配線パターン201に形成する（図2（c）参照）。この最上層の配線パターンは、フォトリソグラフィ法などの公知の方法で形成してよい。以上のようにして製造された両面回路基板は、使用する回路基板接続用部材へのゴミの付着が防止されているので、優れた接

続信頼性と高歩留まりを容易に実現できる。

【0032】（第3の実施の形態）図3には、本発明の回路基板接続用部材を用いて形成される多層回路基板300を模式的に断面図にて示す。多層回路基板300は、本発明の回路接続用部材（例えば上述の実施の形態1のもの）のプリプレグ302の一方の側に配置された少なくとも2層の回路パターンを有する回路基板301および他方の側に配置された少なくとも1層の回路パターンを有する回路基板303を有し、プリプレグには貫通孔が形成され、その中には、導電性組成物304が充填されている。

【0033】このような多層回路基板は、次のような方法で製造できる。最初に、第1の実施の形態にて説明した本発明の回路基板接続用部材100から帯電防止性離型フィルム（101+103）を取り除いてプリプレグ302（または102）を露出させる。この時まで、帯電防止性離型フィルムは、静電気の発生を防止しゴミの吸着を防いでいる。

【0034】プリプレグ302を、少なくとも2層以上の回路パターンを有する回路基板301と少なくとも1層以上の回路パターンを有する回路基板303で両側から挟み、加熱しながらプレス或いは加圧ローラーなどで加圧する。プリプレグ302は、加熱加圧されることで回路基板301および303との間で熱圧着され、また、硬化して多層回路基板300を得ることができる。

【0035】このような製造方法により製造された多層回路基板では、第1の回路基板301と第2の回路基板303とが加熱加圧により回路基板接続用部材を用いて相互接続されており、高積層基板を比較的容易に作製することができる。また、このような多層回路基板の製造方法においては、検査済みの回路基板と本発明の回路基板接続用部材を用いるため、ゴミによる歩留まり低下がなく、高い工程歩留まりが確保でき、コスト上昇が抑えられる。

【0036】（第4の実施の形態）図5は、本発明の回路基板接続用部材を用いて形成した多層回路基板500の模式的断面図である。図5において、それぞれのプリプレグ502（第1の実施の形態の回路基板接続用部材100から帯電防止性離型フィルム（101+103）を剥離したもので、形成された貫通孔には導電性組成物が充填されている）の片側にはパターン形成された金属

箔505が、反対の側には少なくとも2層の回路パターンを有する回路基板501が位置して一体の多層回路基板500が形成されている状態を示す。

【0037】この実施形態において、導体としての金属箔505には例えば銅箔を使用できる。また、少なくとも2層以上の回路パターンを有する回路基板501は、第3の実施の形態と同様に、一般の回路基板を用いることができる。次に、第4の実施の形態の多層回路基板の製造方法を簡単に説明する。

【0038】第1の実施の形態で示した回路基板接続用部材から帯電防止性離型フィルムを取り除いてプリプレグ502を露出させる。この時まで、帯電防止性離型フィルムは、静電気の発生を防止しゴミの吸着を防いでいる。帯電防止性離型フィルムをより容易に取り除くために、帯電防止性離型フィルムとプリプレグとの間に離型剤が位置するように、プリプレグおよび離型性フィルムのいずれかまたは両側に離型剤をあらかじめ塗布するなど離型性を持たせることもできる。

【0039】この露出したプリプレグ502を、少なくとも2層以上の回路パターンを有する回路基板501の両側に重ね、更に、プリプレグの反対側に表面に金属箔505を配置する。これらを、第3の実施の形態と同様に、加熱加圧して、表層の金属箔505に配線パターン形成することで多層回路基板500を得ることができる。

【0040】また、更に積層数の多い多層回路基板を製造するには、前記の工程を必要な回数繰り返す行うことでより多くの配線層を有する多層回路基板を作製することができる。また、多層回路基板501と回路基板接続用部材のプリプレグ502をそれぞれ所定の枚数用意し、所定のように重ねて一括して積層を行うことでも、より多くの配線層を有する多層回路基板が得られる。また、以上説明した多層回路基板の製造方法においては、検査済みの回路基板と本発明の回路基板接続用部材を用いて行うため、高い工程歩留まりが確保でき、コスト上昇が抑えられる。

【0041】（実施例1～20）上記第1の実施の形態について説明する。実施例1では、次に示す材料をボールミルにより30時間混合して分散させて帯電防止層用の塗料を調製した：

（材料）

ニトロセルロース樹脂	BTH1/8	83重量部 （旭化成工業（株）製）
ポリウレタン樹脂	UR-8200	83重量部 （東洋紡績（株）製）
カーボンブラック	MA-7B	100重量部 （三菱化成工業（株）製、粒子径24nm）
	旭サーマル	10重量部 （旭カーボン（株）製、粒子径90nm）



(溶剤)

メチルエチルケトン	300重量部
トルエン	300重量部
シクロヘキサノン	100重量部

上記調製物にポリイソシアネート化合物（日本ポリウレタン（株）製コロネートL）を30重量部、添加混合したものを塗布用塗料とした。

【0042】片側にシリコン系離型剤が既に塗布された厚さ15 $\mu$ mのポリエチレンテレフタレートフィルム（離型性フィルム）101の他方の側（離型剤が塗布されていない側）に、乾燥した帯電防止層の膜厚が1 $\mu$ mになるように、上述の帯電防止層用塗料を塗布して乾燥することにより、帯電防止性離型フィルム（101+103）を作製した。尚、この帯電防止層の表面電気抵抗は、 $1 \times 10^9 \Omega/\square$ だった。

【0043】この帯電防止性離型フィルムを、デュボン社製“ケブラー”を用いた不織布（繊維強度：2.2デニール、繊維長：6mm、湿式法により不織布を作製し、抄紙後、温度：300℃圧力：200kg/cm<sup>2</sup>の条件でカレンダー処理を行った後、250℃で10分間加熱処理した、目付：70g/m<sup>2</sup>、厚さ：100 $\mu$ mの不織布）にエポキシ樹脂を含浸させた、アラミド（芳香族ポリアミド）エポキシ不織布プリプレグ102の両側に、温度：120℃、圧力：3kg/cm<sup>2</sup>の条件で熱圧着して図1に示す回路基板接続用部材100を作製した。

【0044】実施例2～9では、実施例1の材料のフィラーとしてのカーボンブラックの代わりに、それぞれ金、銀、ニッケル、銅、パラジウム、酸化錫、酸化インジウム、酸化亜鉛の粉末を用いた以外は、実施例1と同様にして回路基板接続用部材を作製した。これらの帯電防止層の表面電気抵抗は、 $5 \times 10^8 \Omega/\square \sim 5 \times 10^{11} \Omega/\square$ だった。

【0045】実施例10～14では、実施例1の材料の

ポリウレタン樹脂およびニトロセルロース樹脂の代わりに、それぞれエポキシ樹脂、フェノール樹脂、ポリイミド樹脂、塩化ビニル系縮合樹脂、アクリル樹脂を用いた以外は、実施例1と同様に回路基板接続用部材を作製した。実施例15～17では実施例1の材料に更に研磨剤として $\alpha$ -アルミナ、酸化クロム、二酸化珪素を3重量部を配合した以外は、実施例1と同様に回路基板接続用部材を作製した。実施例18～19では乾燥後の塗膜の厚さが0.1 $\mu$ mと2 $\mu$ mとなるようにした以外は、実施例1と同様に回路基板接続用部材を作製した。実施例20では、プリプレグの片面のみに帯電防止性離型フィルムを熱圧着した以外は実施例1と同様に回路基板接続用部材を作製した。これら実施例10～20の帯電防止層の表面電気抵抗は、 $5 \times 10^8 \Omega/\square \sim 5 \times 10^{11} \Omega/\square$ だった。

【0046】実施例1～20の回路基板接続用部材をそれぞれを3分割し、それぞれ、通常室内、クリーンルーム、局所排気を施したクリーンルームに5日間放置して、表面のゴミの付着状況を光学顕微鏡で観察してゴミ吸着防止機能の評価をした。比較のために、実施例1の帯電防止性離型フィルムの代わりに、実施例1で用いたものと同じポリエチレンテレフタレートフィルムの方の面にシリコン系離型剤を塗布した離型フィルム（従って、帯電防止塗膜が存在しない）を用いて同様の評価を行った（比較例1）。実施例1と実施例15～17の回路基板接続用部材上を、硬度9.0のウレタンゴムスキージで連続してスキージングし、耐擦り傷性を評価した。

【0047】表1および2に評価結果を示す。

【表1】



	フイラー	粒子径	バインダー	研磨剤	塗膜厚さ [μm]	通常室内	クリーンルーム	局所排気 クリーンルーム	連続スキージング (10回)	連続スキージング (30回)	帯電防止層の形成面
実施例 1	カーボン ブラック	24nm + 90nm	ポリウレタン +ニトロ セルローズ	なし	1	△	○	○	良好	不良	両面
実施例 2	金	0.5 μm	ポリウレタン +ニトロ セルローズ	なし	1	○	○	○			両面
実施例 3	銀	0.6 μm	ポリウレタン +ニトロ セルローズ	なし	1	○	○	○			両面
実施例 4	ニッケル	0.5 μm	ポリウレタン +ニトロ セルローズ	なし	1	○	○	○			両面
実施例 5	銅	0.5 μm	ポリウレタン +ニトロ セルローズ	なし	1	○	○	○			両面
実施例 6	パラジウム	0.4 μm	ポリウレタン +ニトロ セルローズ	なし	1	○	○	○			両面
実施例 7	酸化錫	0.3 μm	ポリウレタン +ニトロ セルローズ	なし	1	○	○	○			両面
実施例 8	酸化インジウム	0.7 μm	ポリウレタン +ニトロ セルローズ	なし	1	○	○	○			両面
実施例 9	酸化亜鉛	0.6 μm	ポリウレタン +ニトロ セルローズ	なし	1	○	○	○			両面
実施例 10	カーボン ブラック	24nm + 90nm	エポキシ	なし	1	○	○	○			両面

粒径100μm以上のゴミが5個以下/m<sup>2</sup>:○ 連続スキージング時の耐擦り傷性  
 6~10個/m<sup>2</sup>:△ 擦り傷なし:良好  
 11個以上/m<sup>2</sup>:× 擦り傷あり:不良

【表 2】

	フィラー	粒子径	バインダー	研磨剤	塗膜厚さ [μm]	通常室内 クリーンルーム	局所排気 クリーンルーム	連続スキージング (10回)	連続スキージング (30回)	帯電防止層の 形成面
実施例 11	カーボン ブラック	24nm + 90nm	フェノール	なし	1	△	○			両面
実施例 12	カーボン ブラック	24nm + 90nm	ポリイミド	なし	1	△	○			両面
実施例 13	カーボン ブラック	24nm + 90nm	塩化ビニル	なし	1	△	○			両面
実施例 14	カーボン ブラック	24nm + 90nm	アクリル	なし	1	△	○			両面
実施例 15	カーボン ブラック	24nm + 90nm	ポリウレタン +ニトロ セルロース	α アルミナ	1	△	○	良好	良好	両面
実施例 16	カーボン ブラック	24nm + 90nm	ポリウレタン +ニトロ セルロース	酸化 クロム	1	△	○	良好	良好	両面
実施例 17	カーボン ブラック	24nm + 90nm	ポリウレタン +ニトロ セルロース	2酸化 珪素	1	△	○	良好	良好	両面
実施例 18	カーボン ブラック	24nm + 90nm	ポリウレタン +ニトロ セルロース	なし	0.1	△	○			両面
実施例 19	カーボン ブラック	24nm + 90nm	ポリウレタン +ニトロ セルロース	なし	2	△	○			両面
実施例 20	カーボン ブラック	24nm + 90nm	ポリウレタン +ニトロ セルロース	なし	1	△	○			片面
比較例 1	なし		なし	なし		×	△	△		なし

粒径100μm以上のゴミが5個以下/m<sup>2</sup>:○ 連続スキージング時の耐擦り傷性  
6～10個/m<sup>2</sup>:△ 擦り傷なし:良好  
11個以上/m<sup>2</sup>:× 擦り傷あり:不良

【0048】表1および2から明らかなように、本発明の実施例による回路基板接続用部材は優れたゴミ付着防止性を示した。また、実施例1と実施例15～17とともに、10回連続のスキージングでは擦り傷は生じず、良好な耐擦り傷性を示した。また、実施例15～17は、30回連続のスキージングでも擦り傷がなく、耐擦り傷性がより優れており、フィルム同士の積み重ねや取り扱

い時のこすれによる発塵を生じ難いといったハンドリング性に優れていた。

【0049】(実施例21～40)本発明の第2の実施の形態である両面回路基板を製造した。実施例21では、以下の材料をシンブソンミルで15分予備混合した後、3本ロールにて5パス混練してバイアホール用導電性組成物を調製した：

銅粉 (平均粒径5 μm)	87.5重量部
ビスフェノールFエポキシ樹脂	3.0重量部
ダイマー酸をグリシジルエステル化したエポキシ樹脂	7.0重量部
アミンアダクト型硬化剤	2.5重量部

【0050】実施例1で作製した回路基板接続用部材に、炭酸ガスレーザーを用いて直径約150μmのバイアホールをあけて、前記導電性組成物を印刷法にて充填し、導電性組成物の充填された回路基板接続用部材を得た。実施例22～40では、実施例2～20で作製した回路基板接続用部材を用いて、実施例21と同様にして導電性ペーストの充填された回路基板接続用部材を得た。ただし、実施例40の場合、帯電防止性離型フィルムが、配設された面をスキージングする面として、導電

性ペーストをバイアホールに充填した。

【0051】実施例21～40において、両面回路基板の作製は以下の方法で行った。上述のようにして得た回路基板接続用部材の帯電防止性離型フィルム(101+103)を剥離してプリプレグ202を得た後、厚さ35μmの銅箔204で挟持して、熱プレスを用いて真空中にて200℃の温度で約1時間加熱加圧(50kg/cm<sup>2</sup>)してプリプレグ202の硬化および銅箔204との接着を実施して積層回路基板を得た(図2(b)参

照)。

【0052】次に、最上層配線201を形成するためフォトリソグラフィ法にて回路パターンを形成して本発明の両面回路基板を得た(図2(c)参照)。詳細には、前記積層基板の両面にドライフィルムを熱ロールにて張り合わせ、パターンを紫外線露光して銅箔を残す部分だけ硬化させた。その後、未硬化部分を現像処理で取り除き、塩化銅溶液中でエッチングした。更に、余分なドライフィルムを剥離して配線パターンを形成する方法により形成した。

【0053】このようにして、作製された両面回路基板の電気導通試験を行い、断線の有無を確認した。電気導通試験は評価用パターンを作製して500孔の接続抵抗で判断した。比較のために、比較例1で作製した回路基板接続用部材にバイアをあけた以外は、実施例21と同様に、導電性組成物の充填された回路基板接続用部材から得たプリプレグを用いて評価用の両面回路基板を作製して同様に評価した(比較例2)。比較例2では50サンプル中6サンプルで断線が生じていたのに対して、本発明の実施例による両面回路基板は、いずれも断線が全く無く(各50サンプル)優れた接続信頼性を示した。

【0054】(実施例41~60)図4に示すように、本発明の多層回路基板を製造した。実施例41では、プリプレグ406により接続する回路基板として、ガラスエポキシ基材を用いた両面基板401および402を1組用いた。このガラスエポキシ両面基板の作製条件は、ガラス織布にFR-4相当の熱硬化性樹脂を含浸させたプリプレグ(厚み約100 $\mu$ m)を4枚重ね、この両側に、厚み35 $\mu$ mの両面を粗化処理した銅箔を両面に重ね合わせた。熱プレスにより真空中にて170 $^{\circ}$ Cの温度で約1時間加熱加圧(40 Kg/cm<sup>2</sup>)して基材の硬化および銅箔との接着を行った。

【0055】このようにして作製された基板の所定の位置にドリル加工機にて孔径0.6mmの貫通孔を形成し、その孔の内側を銅メッキしてバイアホール内壁と上層部(銅箔の表面)全面に銅メッキ皮膜を形成した。この後、上層配線を形成するためにフォトリソグラフィ法にて回路パターンを形成した。以上の様にして作製したガラスエポキシ両面板401と、同様にして作製した別パターンのガラスエポキシ両面板402を用い、これらの両面基板の間で、実施例1の回路基板接続用部材の両面から帯電防止性離型フィルムを剥離して露出させたプリプレグ406を挟持し、位置合わせして一体に積層し、熱プレスにより前記と同様の条件下で加熱加圧した。

【0056】図4は、積層前の本実施例の断面を模式的に示す。403はドリル加工孔、404は銅メッキスルー、405は銅配線パターンである。回路基板接続用部材のプリプレグ406を中間にし、前記両面基板401および402で挟持する構造を示している。この時、前

記両面基板の電氣的に接続すべき箇所には、接続のためのランド407を設けており、このランド部分に前記回路基板接続用部材のプリプレグ406の導電性組成物408が位置するようにした。従って、ドリル加工によって形成されたバイア部403にはプリプレグの導電性組成物部分が配置されないような構造にする必要がある。

【0057】以上の様にして作製した多層回路基板は、配線層が4層存在する4層基板であり、前記両面基板のバイア部403には、回路基板接続用部材のプリプレグのエポキシ樹脂が流入しており、完全に密閉された構造を有していた。この4層基板の電気導通試験を実施例21と同様に行った。実施例42~60では、回路基板接続用部材として実施例2~15の回路基板接続用部材を用いた以外は、実施例41と同様に多層回路基板を作製し、同様の評価を行った。

【0058】比較のために、比較例1の回路基板接続用部材で、実施例41と同様に多層基板を作製し同様の評価を行った(比較例3)。比較例3では50サンプル中12サンプルで断線が生じたのに対して、本発明の実施例による多層回路基板は、いずれも断線が無く(各50サンプル)優れた接続信頼性を示した。

【0059】(実施例61~80)実施例61では、回路基板接続用部材としては、実施例21と同様のものを用いた。組み合わせる回路基板として、次のように作製したガラスエポキシ基材による4層基板を用いた。

【0060】この4層基板の作製条件は、ガラス織布に前記と同様の熱硬化性樹脂を含浸させたプリプレグ(厚み約100 $\mu$ m)を4枚重ね、更に厚み35 $\mu$ mの片面を粗化処理した銅箔を両面に重ね合わせ、熱プレスにより真空中にて170 $^{\circ}$ Cの温度で約1時間加熱加圧(40 Kg/cm<sup>2</sup>)して基材の硬化と銅箔の接着を行った。銅箔の接着の後、フォトリソグラフィ法で配線パターンの形成を行った。具体的には、ドライフィルムをラミネータを用いて両面に張り合わせ、パターンを露光後、現像、エッチング、ドライフィルム剥離を行う方法を用いた。

【0061】次に、前記パターン形成した基板の銅箔表面を黒化処理し、更にその両面に、プリプレグを2枚ずつ配置し、片面粗化銅箔を粗化面を内側にして同様に両面に配置して再度熱プレスにより積層した。得られた基板をドリル加工機で所望の位置に孔あけ加工を行った。孔径0.6mmの孔加工を行い、更に、孔を銅メッキしてバイア内壁と上層部全面に銅メッキ皮膜を形成した。この後、上層配線を形成するためフォトリソ法にて回路パターンを形成してガラスエポキシ4層基板を得た。

【0062】以上の様にして作製したガラスエポキシ4層基板を中間層として、積層前の状態を図6に模式的断面図にて示す多層回路基板600を製造した。本発明の回路基板接続用部材の両面にある帯電防止性離型フィルムを剥離してプリプレグ603を得、これを4層回路基

板610の両面に位置合わせして重ね合わせ、再度片面粗化銅箔605を配置して積層し、熱プレスにより前記と同様の条件下で加熱加圧した。このようにして作製された多層回路基板の表層銅箔605を前記と同様フォトリソ法でパターン形成を行った。

【0063】図6において610はガラスエポキシ4層基板、607はドリル加工孔、608は銅メッキスルー、606はフォトリソ法で作製した銅配線パターンである。回路基板接続用部材603を前記ガラスエポキシ4層基板の両面に配し、更に、片面粗化銅箔605で挟持した構造を有している。この時、前記4層回路基板610とプリプレグ603の電氣的に接続すべき箇所には、接続のためのランド612および導電性組成物604を相互に対応させて形成し、ランド部分に回路基板接続用部材の導電性組成物604が位置するようにした。従って、前記ドリル加工によって形成されたパイア部には前記回路基板接続用部材の導電性組成物部分が流入しないような構造にする必要がある。

【0064】この様にして作製された多層回路基板600は、配線層が6層存在する6層回路基板であり、4層回路基板のパイア607部分には、回路基板接続用部材のエポキシ樹脂が流入しており、完全に密閉された構造を有している。この6層基板の電気導通試験を実施例21と同様に行った。実施例62～80では、回路基板接続用部材として実施例2～15の回路基板接続用部材を用いた以外は、実施例61と同様に多層回路基板を作製し、同様の評価を行った。

【0065】比較のために、比較例1の回路基板接続用部材で、実施例61と同様に多層基板を作製し同様の評価を行った(比較例4)。比較例4では50サンプル中10サンプルで断線が生じたのに対して、本発明の実施例による多層回路基板は、いずれも断線が無く(各50サンプル)優れた接続信頼性を示した。なお、この多層回路基板の製造において、プリプレグで挟持されたガラスエポキシ4層回路基板の代わりに、本発明の回路基板接続用部材からのプリプレグより作製したアラミドエポキシ両面回路基板を使用した場合も良好な性能を示した。

【0066】

【発明の効果】以上説明した通り、本発明の構成、すなわち、離型性フィルムを両面に備えた回路基板接続用部材用プリプレグにおいて、前記離型性両フィルムの少なくとも一方の表面に導電性または帯電防止性層を形成し

てなる回路基板接続用部材からのプリプレグを用いることにより、静電気の発生が抑制され、ゴミ付着防止性に優れた回路基板接続用部材を得ることができる。

【0067】また、前記回路基板接続用部材を用い、この部材の所望の位置に貫通孔を明け、前記貫通孔に導電性樹脂組成物を帯電防止性離型フィルム表面まで充填し、その後、前記離型性フィルムを剥離して得られるプリプレグを用いて製造される両面回路基板または多層回路基板の製造方法では、生産性に優れた(高歩留)両面回路基板または多層回路基板の製造を実施することができる。

【図面の簡単な説明】

【図1】 本発明の回路基板接続用部材の模式的断面図である。

【図2】 本発明の実施例21～40における両面回路基板の模式的断面図で、(a)は未硬化回路基板接続材に銅箔を両面に重ね合わせた工程、(b)は加熱プレス後の工程、(c)はエッチング後の工程を示す。

【図3】 本発明の多層回路基板の製造方法を示す模式図断面図である。

【図4】 本発明の実施例41～60における多層回路基板の製造方法を示す模式的断面図である。

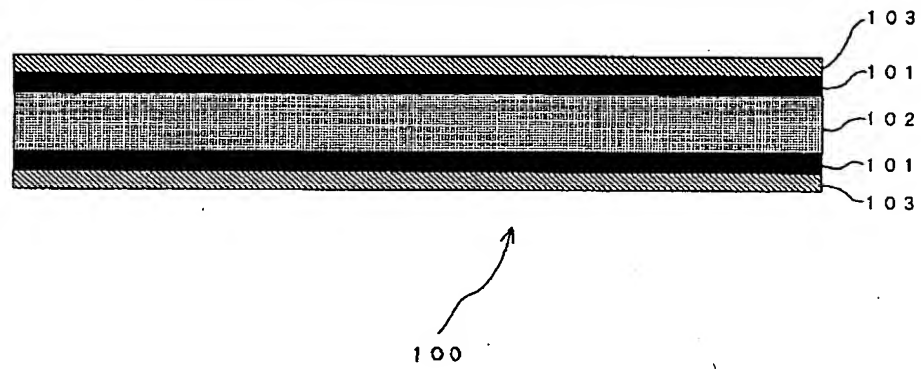
【図5】 本発明の多層回路基板の製造方法を示す模式的断面図である。

【図6】 本発明の実施例61～80における多層回路基板の製造方法を示す模式的断面図である。

【符号の説明】

101 離型性フィルム、102 プリプレグ、103 帯電防止層、201 最外層金属箔配線パターン、202 プリプレグ、203 導電性組成物、204 銅箔、301 少なくとも2層以上の回路パターンを有する回路基板、302 プリプレグ、303 少なくとも1層以上の回路パターンを有する回路基板、304 導電性組成物、401、402 ガラスエポキシ両面基板、403 ドリル加工孔、404 銅メッキスルー、405 最外層金属箔配線パターン、406 プリプレグ、407 ランド、501 少なくとも2層以上の回路パターンを有する回路基板、502 プリプレグ、504 導電性組成物、505 パターン形成された金属箔、603 プリプレグ、604 導電性組成物、605 片面粗化銅箔、606 銅配線パターン、607 ドリル加工孔、608 銅メッキスルー、610 ガラスエポキシ4層基板、612 ランド。

【図 1】



【図 2】

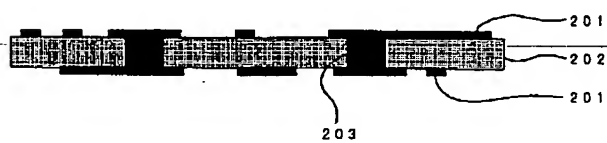
(a)



(b)

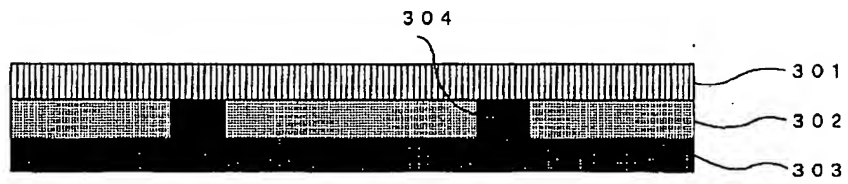


(c)



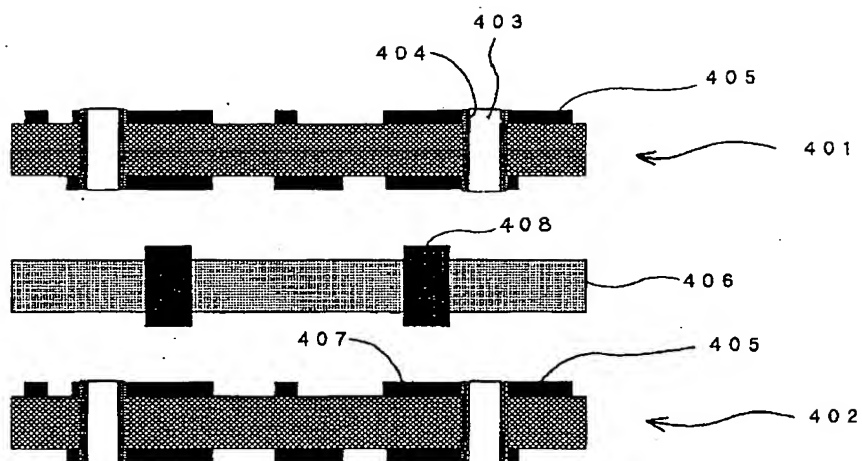
BEST AVAILABLE COPY

【図3】

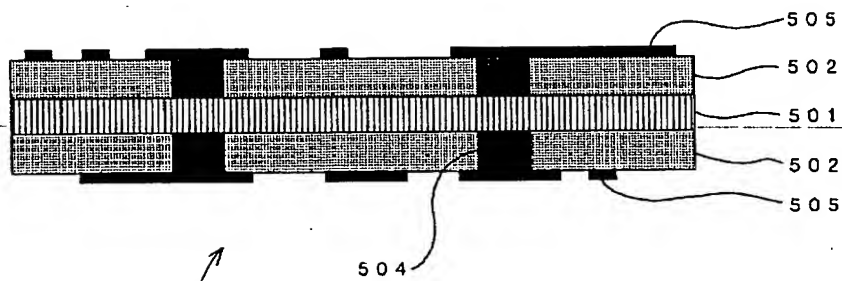


300

【図4】



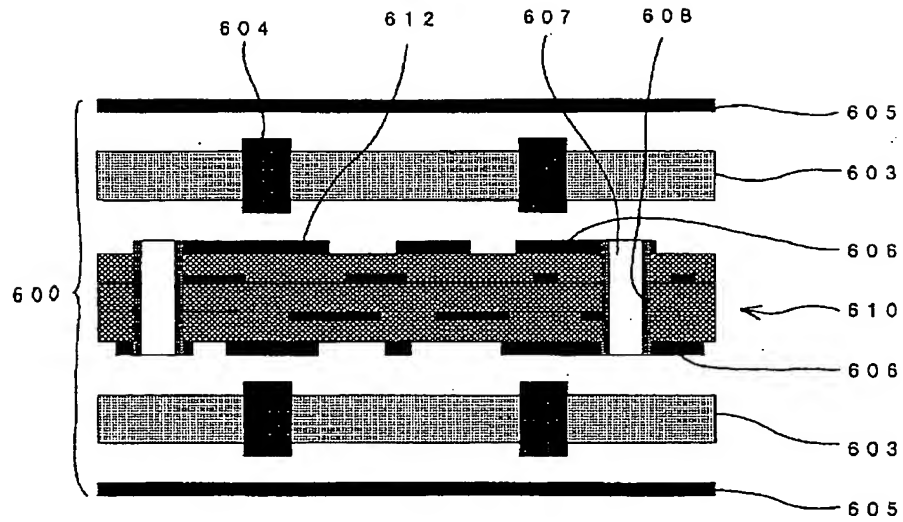
【図5】



500

BEST AVAILABLE COPY

【図6】



フロントページの続き

(72) 発明者 竹中 敏昭  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 島崎 幸博  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 長谷川 正生  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

BEST AVAILABLE COPY